

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-55278

(43) 公開日 平成11年(1999) 2月26日

(51) Int.Cl.⁸

識別記号

F I

H 0 4 L 12/28

H 0 4 L 11/20

G

12/56

H 0 4 Q 3/00

H 0 4 Q 3/00

H 0 4 L 11/20

1 0 2 A

審査請求 未請求 請求項の数 2 O L (全 9 頁)

(21) 出願番号

特願平9-209298

(22) 出願日

平成9年(1997) 8月4日

(71) 出願人 000004226

日本電信電話株式会社

東京都新宿区西新宿三丁目19番2号

(72) 発明者 坪井 俊一

東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内

(72) 発明者 茶木 慎一郎

東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内

(72) 発明者 笠原 英樹

東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内

(74) 代理人 弁理士 井出 直孝 (外1名)

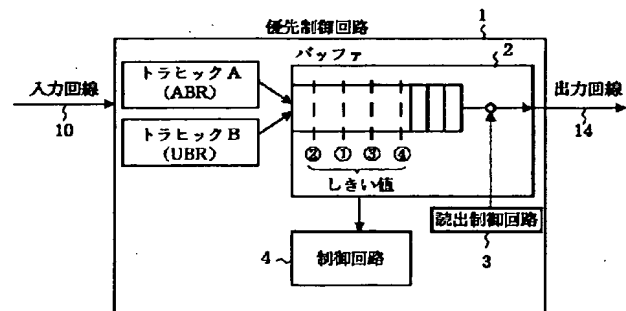
最終頁に続く

(54) 【発明の名称】 優先制御回路

(57) 【要約】

【課題】 サービスクラスの異なるセルの優先制御を行う場合に、サービスクラス毎に異なるバッファが必要となり、その読出制御が複雑になる。

【解決手段】 バッファをただ一つ設け、複数の閾値を設定し、この閾値とセル蓄積数との比較結果にしたがって各サービスクラス毎に異なる転送制御を行う。



しきい値1: ABRトラヒックのレート制御開始
しきい値2: UBRトラヒックのセル読出開始
しきい値3: ABRトラヒックのレート制御解除
しきい値4: UBRトラヒックのセル読出解除

【特許請求の範囲】

【請求項 1】 複数の異なるサービスクラスのセルが混在して到来する入力回線と、このセルを蓄積するバッファと、このバッファに蓄積されたセルに対し前記異なるサービスクラス毎にそれぞれ異なるサービスクラスの転送制御を行う手段とを備えた優先制御回路において、

前記バッファを複数のサービスクラスに対して共通に設け、このバッファには複数のしきい値が設定され、前記転送制御を行う手段は、前記複数のしきい値と前記バッファのセル蓄積数との比較結果にしたがってサービスクラス毎にそれぞれ異なる転送制御を行う手段を含むことを特徴とする優先制御回路。

【請求項 2】 前記複数のサービスクラスは、端末からのセル送出のレート制御を行うクラスおよびレート制御を行わないクラスであり、レート制御を行わないクラスについてセル廃棄を開始するしきい値を第二しきい値、レート制御を行うクラスのセルについてレート制御を開始するしきい値を第二しきい値、レート制御を行うクラスを第一しきい値、レート制御を行わないクラスについてレート制御を解除するしきい値を第三しきい値、レート制御を行わないクラスのセルについてセル廃棄を解除するしきい値を第四しきい値とする。

第二しきい値 \geq 第一しきい値 \geq 第三しきい値 \geq 第四しきい値
【発明の属する技術分野】 本発明は ATM（非同期転送モード：Asynchronous Transfer Mode）通信に利用する。本発明は ATM 網内に異なるサービスクラスのセルが混在して転送されるときセル転送技術に関する。

【0002】

【従来の技術】 広帯域統合サービスマルチメディアネットワーク（B-ISDN: Broadband-Integrated Services Digital Network）の伝送技術として ATM が用いられる。この ATM は、例えば、石川宏監修「絵とき ATM ネットワークバイブル」（1995 年、株式会社オーム社発行）などに記載されているように、セルと呼ばれる固定長のパケットを単位として情報を転送する技術である。

【0003】 ATM 装置では、複数のセルが同時到着した場合に、セルをバッファに蓄積することにより複数のセルの衝突によるセル損失を回避している。しかし、所定量以上のトラフィックが同時に到来するとバッファ溢れによりセル損失が確率的に発生する。そこで、このような不可避的に発生するセル損失時に、重要なセルと比較的重要でないセルを区別して制御する優先制御を行う。

【0004】 ここで、重要なセルと比較的重要でないセルが生じるのは、通信業者とユーザとの契約の上である。

らかじめ設定されるサービスクラスによるものであり、そのセルのヘッダに書込まれる VP1 (Virtual Path Identifier) およびまたは VCI (Virtual Channel Identifier) により識別することができる。

【0005】 このような優先制御では、異なるサービスクラスのトラフィックを、そのクラス毎に別々のバッファに蓄積し、読出制御により各クラスの実要求品質を満たしている。

【0006】 従来の優先制御回路を図 10 を参照して説明する。図 10 は従来例の優先制御回路 1 の要部ブロック構成図である。優先制御回路 1 は、セルを蓄積するバッファ 30 と、セルの読出制御を行う読出制御回路 3 からなる。ここで、読出制御とは、ラウンδροビンや weighted fair など方法により各バッファにおよび b からセルを読出す際に、所定のルール（送信レート）にしたがって読出す制御をいう。

【0007】 バッファ 30 には、AMT レイヤにおいてレート制御を有するトラフィック A（以降、単にトラフィック A と記す）のセルを蓄積するためのバッファ a と、AMT レイヤにおいてレート制御が存在しないトラフィック B（以降、単にトラフィック B と記す）のセルを蓄積するバッファ b とを備えている。

【0008】 具体例を挙げると、ABR (Available Bit Rate) サービスと UBR (Unspecified Bit Rate) サービスとがあり、ABR サービスは、トラフィック状況に応じた端末からのセルの送出レートを可変することによりセルの損失を極力抑えるように制御するサービスである。トラフィックが少なくない状況下では端末にレート上げを許可し、ユーザの利便性を向上させることもできるサービスである。UBR サービスはセル損失が補償されないサービスクラスである。

【0009】

【発明が解決しようとする課題】 このような従来の技術では、トラフィック A およびトラフィック B に対して優先制御を実施する場合に、単一のバッファに異なるサービスクラスのセルを蓄積すると、トラフィック B のセルがトラフィック A のセルに対して大きな影響を及ぼす。例えば、トラフィック A のセルに先行してトラフィック B のセルがバッファに多数蓄積されていると、本来、トラフィック A のセルの廃棄に先立って廃棄されるべきトラフィック B のセルが廃棄されず、後から到着したトラフィック A のセルが廃棄されることがある。したがって、従来の技術では、トラフィック B のセルがトラフィック A のセルに対して影響を及ぼさないようにするため、個別のバッファを用いなければならない。

【0011】 このように、トラフィック A のセルおよびトラフィック B のセルに対し、別々のバッファを設けなければならず、読出制御すべきバッファの数が多くなるため読出制御が複雑になることから、経済的な面から見ても効率が悪い。すなわち、ハードウェアの観点からはバッ

プログラムの数が多くなり回路が大型化するとともにコストも高くなる。ソフトウェアの観点からは各プログラムの制御が必要であり、制御が複雑化する。

【0012】本発明は、このような背景に行われたものであって、単一のプログラムを用いてサースタックの異なるセルについてそれぞれ異なる転送制御を行うことができる。本発明は、セル送出順序の制御が不要となり、簡単な制御によりサースタックの異なるセルについてそれぞれ異なる転送制御を行うことができることを目的とする。

【0013】課題を解決するための手段】本発明の優先制御回路は、トラヒックAおよびBのセルを、複数のしきい値を設定できる単一の出力バッファにバッファリングし、このバッファに蓄積されたセル数と各しきい値とを比較することにより、異なるサースタックのセルを転送制御を行う技術が開示されているが、異なるサースタックのセルを単一のバッファにより扱うことについては言及していない。

【0015】すなわち、複数の異なるサースタックのセルが混在して到来する入力回路と、このセルを蓄積するバッファと、このバッファに蓄積されたセルに対し前記異なるサースタック毎にそれぞれ異なるサースタックの質のセルの転送制御を行う手段とを備えた優先制御回路である。本発明の特徴とするところは、前記プログラムを複数のサースタックに対して共通に設け、このプログラムには複数のしきい値が設定され、前記転送制御を行う手段は、前記複数のしきい値と前記プログラムのセル蓄積数との比較結果にしたがってサースタック毎にそれぞれ異なる転送制御を行う手段を含むところにある。

【0016】前記複数のサースタックは、端末からのセル送出のレート制御を行うプログラムおよびレート制御を行わないプログラムであり、レート制御を行わないプログラムについてセル廃棄を開始するしきい値を第二しきい値、レート制御を行うプログラムのセルについてレート制御を開始するしきい値を第一しきい値、レート制御を行わないプログラムのセルについてレート制御を解除するしきい値を第三しきい値、レート制御を行わないプログラムのセルについてセル廃棄を解除するしきい値を第四しきい値とするとき、第二しきい値 \geq 第一しきい値 \geq 第三しきい値 \geq 第四しきい値

であることが望ましい。

【0017】

【発明の実施の形態】発明の実施の形態を図1を参照して説明する。図1は本発明第一実施例の優先制御回路1の要部ブロック構成図である。

【0018】本発明は、二つの異なるサースタックとしてのトラヒックAおよびBのセルが混在して到来する入力回路10と、このセルを蓄積するバッファ2と、このバッファ2に蓄積されたセルに対して前記異なるサースタック毎にそれぞれ異なるサースタックの質のセルの転送制御を行う手段としての制御回路4とを備えた優先制御回路1である。

【0019】ここで、本発明の特徴とするところは、バッファ2を複数のサースタックに対して共通に設け、このバッファ2には四つのしきい値①～④が設定され、制御回路4は、四つのしきい値①～④とバッファ2のセル蓄積数との比較結果にしたがってサースタック毎にそれぞれ異なる転送制御を行うところにある。

【0020】二つのサースタックは、端末からのセル送出のレート制御を行うプログラムおよびレート制御を行わないプログラムであり、レート制御を行わないプログラムについてセル廃棄を開始するしきい値②、レート制御を行うプログラムのセルについてレート制御を開始するしきい値①、レート制御を行わないプログラムのセルについてレート制御を解除するしきい値③、レート制御を行わないプログラムのセルについてセル廃棄を解除するしきい値④とするとき、第二しきい値② \geq 第一しきい値① \geq 第三しきい値③ \geq 第四しきい値④である。

【0021】【実施例】

(第一実施例) 本発明第一実施例の優先制御回路1について説明する。本発明第一実施例の優先制御回路1は要求品質の異なるトラヒックAおよびBのセルに対してトラヒックAのセルを優先する優先制御を行う。バッファ2は複数のしきい値を設定できる単一バッファである。読出制御回路3はバッファ2からのセル読出しを制御する。制御回路4はしきい値毎に異なる優先制御を行う。【0022】優先制御回路1は、トラヒックAおよびBに対し、単一の出力バッファ2に設けた複数のしきい値①～④毎に行う異なる転送制御により優先制御を実現する。

【0023】ここで、優先制御回路1の詳細な構成を図2を参照して説明する。図2は優先制御回路1の詳細なブロック構成図である。入力回路10からセルが到来すると、トラヒック情報読出回路11はそのVP1/VC1からそのセルの属するサースタックを識別する。その識別結果は書込制御回路15に通知される。セル廃棄回路12は、書込制御回路15の指示にしたがって到来したセルを廃棄する。また、バッファ2は書込制御回路15の指示にしたがって到来したセルを蓄積する。バッファ2に蓄積されたセルは読出制御回路3の指示にしたがって出力回路14に送出される。プログラ

ル16は書込制御回路15および読出制御回路3のバッファ2へのセルの書込みおよび読出しのためのアドレス情報を管理する。しきい値判定回路20は書込制御回路15および読出制御回路3のセルの書込みおよび読出し状況を監視し、バッファ2内に設定されているしきい値とセル蓄積数との関係を検出する。しきい値判定回路20は、この検出結果を書込制御回路15およびレート制御回路19に通知する。書込制御回路15は、この検出結果にしたがってバッファ2へのセル書込みを実行したりセル廃棄回路12にセルの廃棄を指示する。また、レート制御回路19は、この検出結果にしたがって回線18を介して端末に送出レートを指示する。これら各部の制御は制御回路4が統括的に行っている。

【0024】本発明第一実施例の優先制御回路1の動作を図3を参照して説明する。図3は本発明第一実施例の優先制御回路1の動作を説明するための図である。図1に示す優先制御回路1では、同一回線に多重されるセルのうち、トラヒックAおよびBのセルを単一のバッファ2に蓄積し、読出制御回路3による読出制御により送出する。また、このバッファ2に設けたトラヒックAおよびBのセル蓄積数に対応するしきい値を蓄積されたセルが超えると、あらかじめ定められた制御を行い優先制御が実施される。

【0025】このように、本発明第一実施例の優先制御回路1では、トラヒックAおよびBのそれぞれのセルに対して、別々のバッファを設ける必要がなくなり、優先制御の効率化が図れる。

【0026】優先制御回路1は、トラヒックAおよびトラヒックBを4つのしきい値がそれぞれ別々の値を持つ単一のバッファ2に蓄積し、図3に示すように、トラヒックAに対してレート制御を開始するしきい値①、トラヒックBに対してセル廃棄を開始するしきい値②、トラヒックAに対してレート制御を解除するしきい値③、およびトラヒックBに対してセル廃棄を解除するしきい値④を用いて優先制御を行う。

【0027】トラヒックAとトラヒックBとを単一のバッファ2に蓄積し、読出制御回路3による読出制御によりセルを送出する。トラヒックが集中し、優先制御回路1のバッファ2において蓄積されたセルがしきい値①を超えると、トラヒックAに対してレート制御を開始する。また、しきい値①を越えてさらにセルが蓄積され、蓄積されたセルがしきい値②を超えると、トラヒックBに対してセル廃棄を開始する。このとき、しきい値②を越えて蓄積されるセルはトラヒックAのセルだけとする。トラヒックAに対してレート制御が行われているとき、トラヒックが減少し、蓄積されたセル数がしきい値③以下になれば、トラヒックAに対してレート制御を解除する。また、トラヒックBに対してセル廃棄が行われているとき、さらにバッファ2に蓄積されたセル数が減少し、しきい値④以下になれば、トラヒックBに対して

セル廃棄を解除する。

【0028】すなわち図3に示すように、セル蓄積数がしきい値④未満であれば、トラヒックAについてはそのセル送出レートは無制御である。トラヒックBのセルについてはバッファ2に書込む。

【0029】セル蓄積数がしきい値④以上でありしきい値③未満であれば、トラヒックAについてはそのセル送出レートは無制御である。トラヒックBのセルについては、セル蓄積数が増加途中であれば未だバッファ2に書込む。セル蓄積数が一度しきい値を超え、セル廃棄が開始された後に減少途中であればセル廃棄中である。

【0030】セル蓄積数がしきい値③以上であり①未満であれば、トラヒックAについては、セル蓄積数が増加途中であれば未だそのセル送出レートを無制御とする。トラヒックBのセルについては、セル蓄積数が増加途中であれば未だバッファ2に書込む。セル蓄積数が一度しきい値を超え、レート制御およびセル廃棄が開始された後に減少途中であれば、トラヒックAについてはレート制御中であり、トラヒックBのセルについてはセル廃棄中である。

【0031】セル蓄積数がしきい値①以上②未満であれば、トラヒックAについては、セル蓄積数が増加途中であればセル送出レートの制御を開始する。トラヒックBのセルについては、セル蓄積数が増加途中であれば未だバッファの書込みを行う。セル蓄積数が一度しきい値を超え、レート制御およびセル廃棄が開始された後に減少途中であれば、トラヒックAについてはレート制御中であり、トラヒックBのセルについてはセル廃棄中である。

【0032】セル蓄積数がしきい値②以上であれば、トラヒックAについてはレート制御中であり、トラヒックBについてはセル廃棄中である。

【0033】ただし、各しきい値の大小関係は、しきい値②はしきい値①より大きく、しきい値①はしきい値③より大きく、しきい値③はしきい値④より大きいものとする。

【0034】このような大小関係を無視すると本発明の優先制御は不可能である。すなわち、仮に、しきい値①よりもしきい値②を小さく設定すると、バッファ2のセル蓄積数がしきい値①としきい値②との間に達する輻輳時に、トラヒックBのセルがトラヒックAのセルよりも優先的に廃棄される。したがって、セル蓄積数がしきい値②を一度超えるとトラヒックAが全ての通信帯域を使用してしまう。そして、トラヒックBのセルが送出されなくなる。

【0035】また、仮に、しきい値①よりもしきい値③を大きく設定すると、セル蓄積数が一度しきい値③を超えるとトラヒックAのセルの送出レートが下がらなくなってしまう。

【0036】また、仮に、しきい値③よりもしきい値④

[illegible]

で最低帯域以上のセルだけを廃棄する方式とすることも

【0057】また、論理的なバッファの大きさを動的に

決められない場合がある。この場合にバッファが一つで

あれば、複数のバッファを用意する場合よりもバッファ

の分割損がなくなる。さらに、従来の技術では複数のバ

ッファがあるため、そのための複数の読出しが行われ

る。このとき、セルをどの順序で送り出すかというき

めて煩雑な処理を要し、これを決定する調整回路が必要

である。しかし、本発明では、バッファ読出しは1箇所

となり、セル送り出し調整制御回路は不要となる。

【0058】

【発明の効果】以上説明したように、本発明によれば、

単一のバッファを用いてサービス形態の異なるセルをそ

れぞれ転送制御することができる。また、セル送出順序

の制御が不要となり、簡単な制御によりサービス形態の

異なるセルをそれぞれ転送制御することができる。

【図面の簡単な説明】

【図1】本発明第一実施例の優先制御回路のブロック構

成図。

【図2】優先制御回路の詳細なブロック構成図。

【図3】本発明第一実施例の優先制御回路の動作を説明

するための図。

【図4】本発明第二実施例の優先制御回路を説明するた

めの図。

【図5】本発明第二実施例の優先制御回路の動作を説明

するための図。

【図6】本発明第三実施例の優先制御回路を説明するた

めの図。

【図7】本発明第三実施例の優先制御回路の動作を説明

するための図。

【図8】本発明第四実施例の優先制御回路を説明するた

めの図。

【図9】本発明第四実施例の優先制御回路の動作を説明

するための図。

【図10】従来例の優先制御回路を説明するための図。

【符号の説明】

1 優先制御回路

2、30 バッファ

3 読出制御回路

4 制御回路

10、14、18 回線

11 トラヒック情報読出回路

12 セル廃棄回路

15 書込制御回路

16 フリス管理テーブル

19 レート制御回路

20 しきい値判定回路

回路1を説明するための図である。本発明第四実施例で

は、トラヒックAおよびトラヒックBを上述の4つのし

きい値①～④のうち、しきい値①および②が同じ値を持

ち、しきい値③および④が同じ値を持つ単一のバッファ

2に蓄積して優先制御を行う例である。

【0051】本発明第四実施例の優先制御回路1の動作

を図9を参照して説明する。図9は本発明第四実施例の

優先制御回路1の動作を説明するための図である。トラ

ヒックAおよびBのセルを単一のバッファ2に蓄積し、

読出制御回路3による読出制御によりセルを送出する。

トラヒックが集中し、優先制御回路1のバッファ2にお

いて蓄積されたセルが、しきい値①を超えると、トラヒ

ックAに対してレート制御を開始し、かつトラヒックB

に対してセル廃棄を開始する。その後トラヒックAが減

少し、蓄積されたセル数がしきい値③以下になれば、ト

ラヒックAに対してレート制御を解除し、かつトラヒッ

クBに対してセル廃棄を解除する。

【0052】すなわち図9に示すように、セル蓄積数が

しきい値③＝④未満であれば、トラヒックAについては

そのセル送出レートは無制御である。トラヒックBのセ

ルについてはバッファ2に書込む。

【0053】セル蓄積数がしきい値③＝④以上であり①

＝②未満であれば、トラヒックAについては、セル蓄積

数が増加途中であれば未だそのセル送出レートを無制御

とする。トラヒックBのセルについては、セル蓄積数が

増加途中であれば未だバッファ2に書込む。セル蓄積数

が一度しきい値を超え、レート制御およびセル廃棄が開

始された後に減少途中であれば、トラヒックAについて

はレート制御中であり、トラヒックBについてはセル廃

棄中である。

【0054】セル蓄積数がしきい値①＝②以上であれ

ば、トラヒックAについては送出レートの制御中であ

り、トラヒックBについてはセル廃棄中である。

【0055】(実施例まとめ) ここまで、トラヒックA

およびBを4つのしきい値①～④を設け、単一のバッ

ファ2に蓄積する優先制御回路1の実施例について説明し

たが、トラヒックAに対してレート制御を開始するしき

い値①、トラヒックBに対してセル廃棄を開始するしき

い値②、トラヒックAに対してレート制御を解除するし

きい値③、およびトラヒックBに対してセル廃棄を解除

するしきい値④について、各しきい値①～④の大小関係

が、しきい値②はしきい値①より大きいかまたは等し

く、しきい値①はしきい値③より大きいかまたは等し

く、しきい値③はしきい値④より大きいかまたは等しい

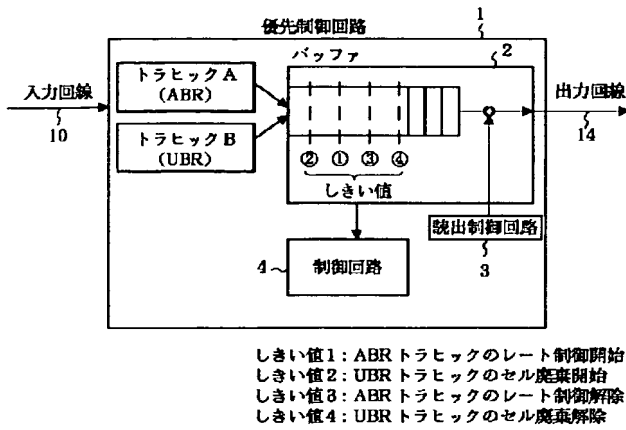
という条件を満たしていれば、種々の条件の変更は自由

である。

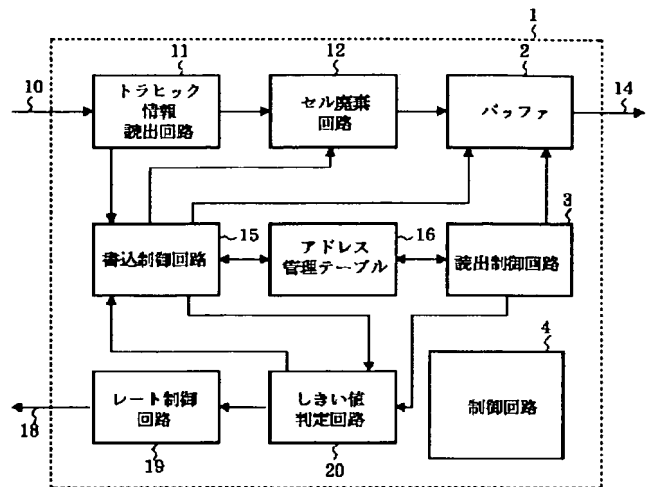
【0056】また、トラヒックBは、UBR+のように

最低帯域を保証するトラヒックとし、しきい値②におい

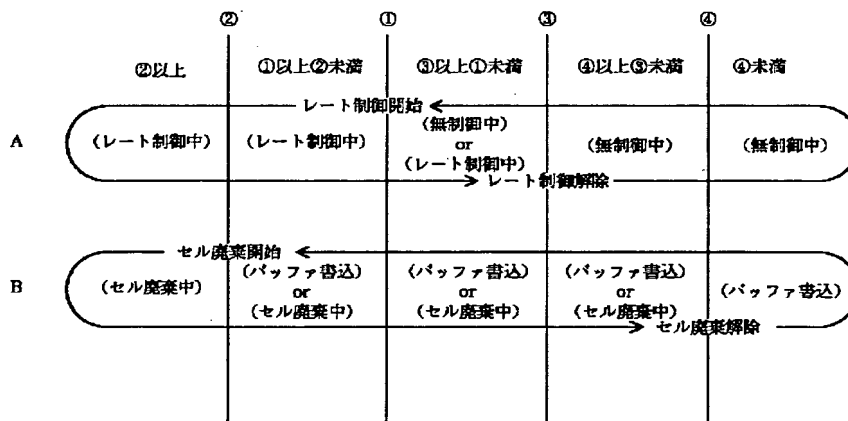
【図 1】



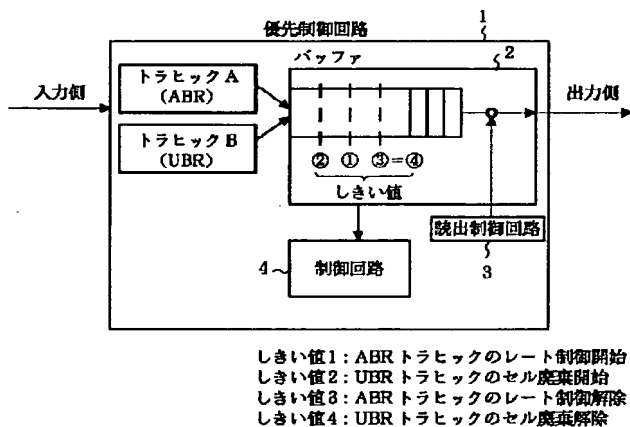
【図 2】



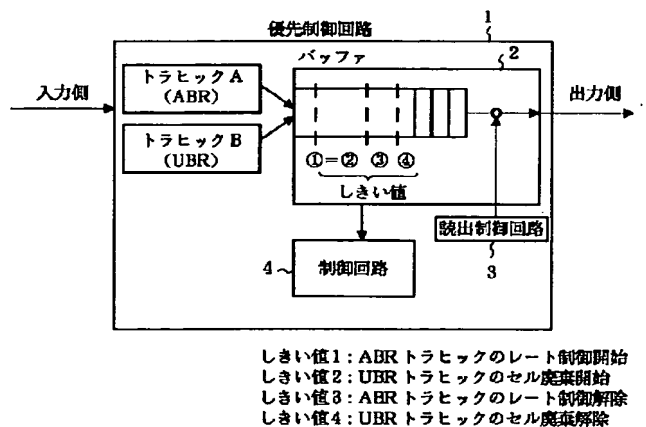
【図 3】



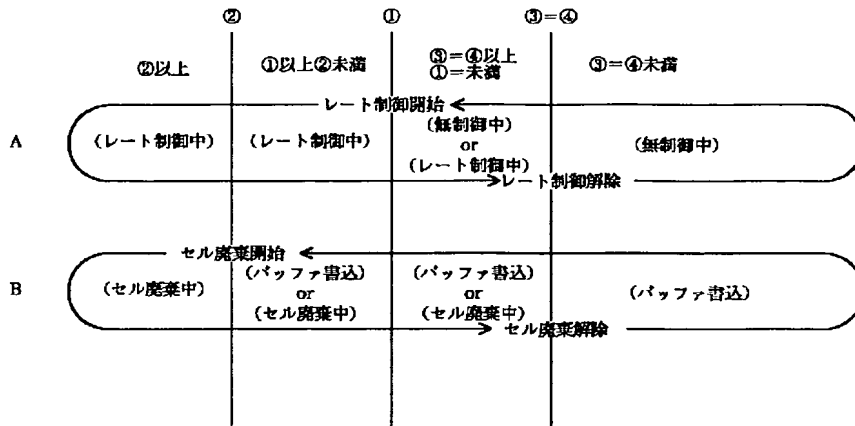
【図 4】



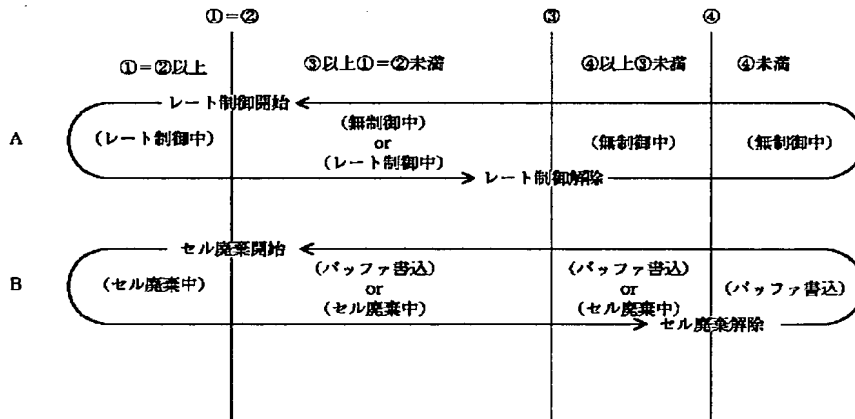
【図 6】



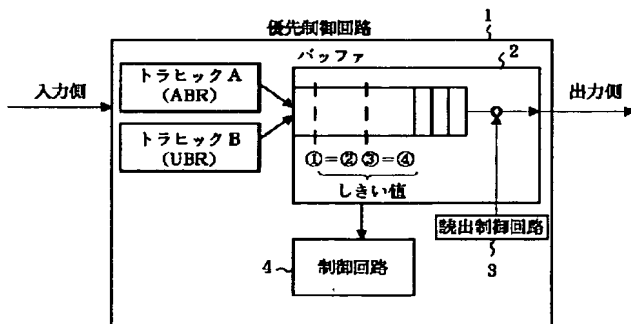
【図 5】



【図 7】

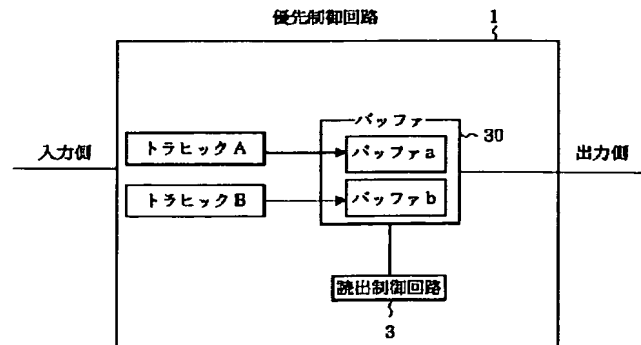


【図 8】

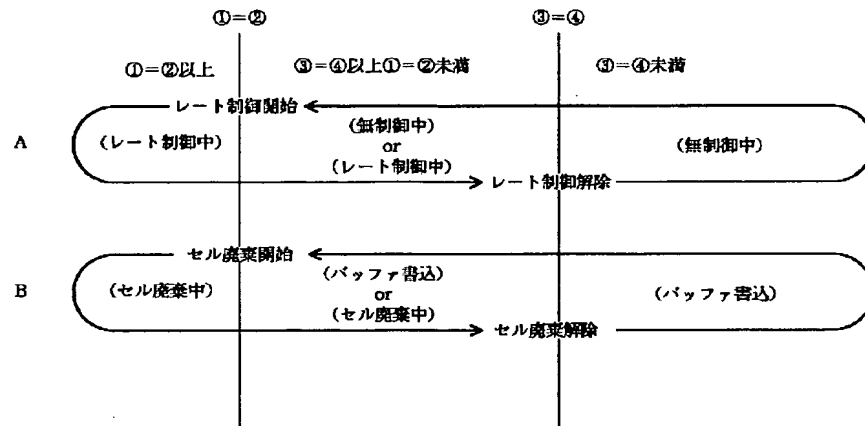


しきい値1: ABRトラヒックのレート制御開始
 しきい値2: UBRトラヒックのセル廃棄開始
 しきい値3: ABRトラヒックのレート制御解除
 しきい値4: UBRトラヒックのセル廃棄解除

【図 10】



【図 9】



フロントページの続き

(72)発明者 上田 裕巳
 東京都新宿区西新宿三丁目19番2号 日本
 電信電話株式会社内